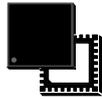


最高 64KB Flash 和 20KB SRAM, 6 个定时器, 12 位模式 ADC, 9 个通讯接口



QFN32 (4 x 4 mm)  
QFN36 (6 x 6 mm)



LQFP64 (10 x 10 mm)  
LQFP64 (7 x 7 mm)



LQFP32 (7 x 7 mm)  
LQFP48 (7 x 7 mm)

### 产品特点

- 高性能 32 位 ARM® Cortex™-M3 内核
  - 最高 32 MHz 系统频率
  - 内置专用指令和数据缓存, 支持 0 等待访问
  - 单周期 32 位硬件乘法器和硬件除法
  - AHB, APB1 和 APB2 时钟各自相互独立
- 存储空间
  - 32 或 64K 字节 Flash
  - 12 或 20K 字节 SRAM
- 供电电源
  - 双电源域, 主电源 VDD: 2.0V~3.6V、备份电池电源 VBAT: 1.8V~3.6V
  - 上电复位 (POR), 掉电复位 (PDR) 以及可配置电压检测模块 (PVD)
- 时钟
  - 支持 4~16MHz 晶振
  - 内嵌带校准的 8MHz 的 RC 振荡器
  - 内嵌带校准的 48MHz 的 RC 振荡器
  - 内嵌 32KHz 看门狗振荡器
  - 外部 LSE: 32.768KHz 晶振提供 RTC 时钟
  - PLL 提供 CPU 时钟
- 低功耗
  - 三种省电模式: 睡眠模式, 停止模式, 待机模式
  - 运行模式 (关闭外设): ~140uA/MHz@3.3V
  - Stop 待机功耗: ~35uA@3.3V
  - Standby 待机功耗: ~4.5uA@3.3V
  - VBAT RTC 功耗: ~1.1uA@3.3V
  - 当主电源掉电时, VBAT 电源下提供 84 字节容量的备份寄存器
- 工业温度范围
  - 工业级 (-40°C~+85°C)
  - 商业级 (0°C~+85°C)
- 12 位 SAR ADC 转换器
  - 最高转换器频率: 1MSPS
  - 最多可支持 16 个通道
  - 支持多种自动连续转换、扫描转换
  - 温度传感器连接到 AD 转换器 16 通道
- 电压比较器
  - 2 个独立的电压比较器
  - 每个比较器的正端和负端都支持 4 个输入通道, 共 16 个独立通道
- LED 驱动模块
  - 可以同时驱动 56 个 LED 或 8 个七段数码管
- 通用输入输出 IO
  - 64 引脚产品有 51 个 GPIO 引脚, 48 引脚产品有 37 个 GPIO 引脚, 36 引脚产品有 26 个 GPIO 引脚, 32 引脚产品有 25 个 GPIO 引脚
  - 所有 GPIO 引脚可配置为外部中断输入
- 调试接口
  - 串行单线调试 (SWD)
- 多达 9 个通信接口
  - 2 个 I2C 接口, 支持 Smbus 协议
  - 3 个 UART 接口
  - 3 个 SPI 接口, 1 个 QSPI 接口
- 多达 6 个定时器
  - 3 个 20 位通用定时器, 每个定时器多达 4 个通道用于输入捕获/输出比较/PWM 或脉冲计数
  - 2 个看门狗定时器 (独立和窗口型)
  - 系统滴答定时器, 24 位自减计数器
- 2 个多通道 DMA 控制器, 支持 Timers ADC、SPIs、I2Cs、UARTs 等多种外设触发
- RTC 时钟计数器, 记录年月日时分秒
- CRC 计算模块
- RNG 模块
- ECOPACK® 封装

# 目录

目录	ii
图目录	iii
表目录	iv
<b>第 1 章 介绍</b>	<b>1</b>
<b>第 2 章 概述</b>	<b>2</b>
2.1 产品一览表	2
2.2 系统性能框图	3
2.3 时钟树	4
<b>第 3 章 管脚的分布与功能描述</b>	<b>5</b>
3.1 LQFP64 引脚分布	5
3.2 LQFP48 引脚分布	6
3.3 LQFP32 引脚分布	6
3.4 QFN36 引脚分布	7
3.5 QFN32 引脚分布	7
3.6 管脚功能描述	8
<b>第 4 章 设备功能描述</b>	<b>11</b>
4.1 ARM® Cortex™-M3 内核	11
4.2 内存映射	11
4.3 内置闪存存储器	13
4.4 内置 SRAM	13
4.5 时钟 (CLOCK)	13
4.6 BOOT 启动选择	13
4.7 嵌套的向量式中断控制器 (NVIC)	13
4.8 外部中断和事件控制器 (EXTI)	13
4.9 供电方案	13
4.10 电源监控器	14
4.11 系统复位	14
4.12 低功耗模式	14

4.12.1 睡眠模式 . . . . .	14
4.12.2 停机模式 . . . . .	14
4.12.3 待机模式 . . . . .	14
4.13 实时时钟 (RTC) 和备份寄存器 (BKP) . . . . .	14
4.14 循环冗余校验 (CRC) 计算单元 . . . . .	15
4.15 随机数发生器 (RNG) . . . . .	15
4.16 通用输入输出接口 (GPIO) . . . . .	15
4.17 直接内存访问控制器 (DMAC) . . . . .	15
4.18 模数转换器 (ADC) . . . . .	15
4.19 比较器 (CMP) . . . . .	15
4.20 定时器 (TIMx) . . . . .	15
4.21 系统滴答定时器 (Systick) . . . . .	16
4.22 看门狗 (WDG) . . . . .	16
4.23 串行外设接口 (SPI) . . . . .	16
4.24 集成电路总线接口 (I2C) . . . . .	16
4.25 集成电路内置音频总线 (I2S) . . . . .	16
4.26 通用异步收发器 (UART) . . . . .	16
4.27 LED 驱动控制器 (LED) . . . . .	16
<b>第 5 章 电气特性</b> . . . . .	<b>17</b>
5.1 绝对额定参数 . . . . .	17
5.1.1 极限电压特性 . . . . .	17
5.1.2 极限电流特性 . . . . .	17
5.1.3 温度特性 . . . . .	17
5.2 工作条件 . . . . .	18
5.2.1 通用工作条件 . . . . .	18
5.2.2 复位和电源控制模块特性 . . . . .	18
5.2.3 工作电流特性 . . . . .	19
5.2.3.1 电流消耗 . . . . .	19
5.2.4 外部时钟特性 . . . . .	19
5.2.5 内部时钟特性 . . . . .	20
5.2.6 PLL 特性 . . . . .	21
5.2.7 存储器特性 . . . . .	21
5.2.8 电气敏感性 . . . . .	22

5.2.9 EFT 特性 . . . . .	22
5.2.10 IO 引脚特性 . . . . .	23
5.2.11 TIM 定时器特性 . . . . .	23
5.2.12 CMP 特性 . . . . .	24
5.2.13 ADC 特性 . . . . .	25
<b>第 6 章 封装尺寸特性</b>	<b>26</b>
6.1 LQFP64 10x10mm . . . . .	26
6.2 LQFP64 7x7mm . . . . .	27
6.3 LQFP48 7x7mm . . . . .	28
6.4 LQFP32 7x7mm . . . . .	29
6.5 QFN36 6x6mm . . . . .	30
6.6 QFN32 4x4mm . . . . .	31
<b>第 7 章 订购信息</b>	<b>32</b>
<b>第 8 章 版本历史</b>	<b>34</b>
<b>重要说明</b>	<b>35</b>

## 图目录

2.2-1 WB32F101xx 系统性能框图 . . . . .	3
2.3-1 WB32F101xx 时钟树 . . . . .	4
3.1-1 LQFP64 引脚分布图 . . . . .	5
3.2-1 LQFP48 引脚分布图 . . . . .	6
3.3-1 QFN32 引脚分布图 . . . . .	6
3.4-1 QFN36 引脚分布图 . . . . .	7
3.5-1 QFN32 引脚分布图 . . . . .	7
4.2-1 WB32F101xx 存储器映射图 . . . . .	12
6.1-1 LQFP64 10 x 10mm, 64 pin package parameters . . . . .	26
6.2-1 LQFP64 7 x 7mm, 64 pin package parameters . . . . .	27
6.3-1 LQFP48 7 x 7mm, 48 pin package parameters . . . . .	28
6.4-1 LQFP32 7x7mm, 32 pin package parameters . . . . .	29
6.5-1 QFN36 6x6mm, 36 pin package outline . . . . .	30
6.6-1 QFN32 4x4mm, 32-pin package outline . . . . .	31
7.0-1 代码信息图例 . . . . .	32

## 表目录

2.1-1 WB32F101xx 外设数量和特性参数 . . . . .	2
3.6-1 WB32F101xx 各封装管脚功能对应表 . . . . .	8
3.6-2 WB32F101xx 复用功能映射表 . . . . .	9
5.1-1 极限电压参数表 . . . . .	17
5.1-2 极限电流参数表 . . . . .	17
5.1-3 温度特性参数表 . . . . .	17
5.2-2 复位特性 . . . . .	18
5.2-3 电源控制模块特性 . . . . .	18
5.2-4 运行模式下的典型电流消耗（从 Flash 运行） . . . . .	19
5.2-5 低功耗模式下的典型电流消耗 . . . . .	19
5.2-6 高速外部时钟特性 . . . . .	19
5.2-7 低速外部时钟特性 . . . . .	20
5.2-8 高速内部时钟 (MHSI) 特性 . . . . .	20
5.2-9 高速内部时钟 (FHSI) 特性 . . . . .	20
5.2-10 低速内部时钟 (LSI) 特性 . . . . .	20
5.2-11 PLL 特性 . . . . .	21
5.2-12 闪存存储器特性 . . . . .	21
5.2-13 闪存存储器寿命和数据保存期限 . . . . .	21
5.2-14 ESD 绝对最大额定值 . . . . .	22
5.2-15 静电门锁 . . . . .	22
5.2-16 EFT 特性 . . . . .	22
5.2-17 IO 引脚特性 . . . . .	23
5.2-18 输入/输出 AC 特性 . . . . .	23
5.2-19 TIM 定时器特性 . . . . .	23
5.2-20 CMP 特性 . . . . .	24
5.2-21 ADC 特性 . . . . .	25
5.2-22 ADC 转换时间 . . . . .	25
6.1-1 LQFP64, 10x10 mm, 64-pin low-profile quad flat package mechanical data . . . . .	26
6.2-1 LQFP64, 7x7 mm, 64-pin low-profile quad flat package mechanical data . . . . .	27
6.3-1 LQFP48, 7x7 mm, 48-pin low-profile quad flat package mechanical data . . . . .	28

---

6.4-1 LQFP32, 7x7 mm, 32-pin low-profile quad flat package mechanical data . . . . .	29
6.5-1 QFN36, 6x6 mm, 36-pin package mechanical data . . . . .	30
6.6-1 QFN32, 4x4 mm, 32-pin package mechanical data . . . . .	31
7.0-1 产品选型表 . . . . .	33

## 第 1 章 介绍

本文给出 WB32F101xx 系列各型号相关产品信息及机械特性。

本系列和其它系列数据手册、用户手册、产品选型表等都可以从官方网站 (<http://www.westberrytech.com/>) 获取最新版本

有关微控制器的使用及存储器和外设的详细信息, 请参考《WB32F10xx 系列微控制器参考手册》。

有关 Cortex™-M3 的信息, 请参考《Cortex™-M3 技术参考手册》。

WB32F101xx 系列产品拥有 LQFP64, LQFP48, QFN36, QFN32 四种封装类型, 不同的封装具有不同的外设配置。

## 第2章 概述

WB32F101xx 系列使用高性能的 ARM®Cortex™-M3 32 位的 RISC 内核，最高工作频率 32 MHz，内置高达 64KB FLASH、20KB SRAM，3 个 20 位通用定时器，2 个看门狗 WWDG 和 IWDG，3 个 SPI 串行同步通讯接口，1 个 QSPI 串行同步通讯接口，2 个 I2C 串行通讯接口，3 个 UART 串行异步通讯接口，1 个 12 位 SAR 模拟数字转换器，1 个 LED 驱动模块，2 个电压比较器，实时时钟模块 RTC。

### 2.1 产品一览表

表2.1-1中给出了该系列产品的外设配置、封装及其特性参数。

表 2.1-1 WB32F101xx 外设数量和特性参数

外设		WB32F101Kxyz		WB32F101Txyz		WB32F101Cxyz		WB32F101Rxyz		
闪存容量 (KB)		32	64	32	64	32	64	32	64	
SARM 容量 (KB)		12	20	12	20	12	20	12	20	
GPIO 数目		25		26		37		51		
Timer (20 位)	通用	2	3	2	3	2	3	2	3	
	高级	0								
ADC (12 位)	转换器	1								
	通道	10	10	10	10	10	10	16	16	
COMP	比较器	2								
	通道	10	10	10	12	12	12	16	16	
通信接口	SPI	QSPI(M)	1							
		SPI(M)	0		0	1	0	1		
		SPI(S)	1		1	2	1	2		
	I2C		1		1	2	1	2		
	I2S		0							
	UART		2		2	3	2	3		
	USB		0							
<b>封装及特性参数</b>										
封装		QFN32		QFN36		LQFP48 / QFN48		LQFP64		
CPU 频率		32MHZ								
工作电压		2.0v ~ 3.6v								
工作温度		环境温度: -40°C ~ +85°C				结温度: -40°C ~ +100°C				

xyz 指代不同的型号代码，其代表不同的芯片信息，具体可查看图7.0-1。

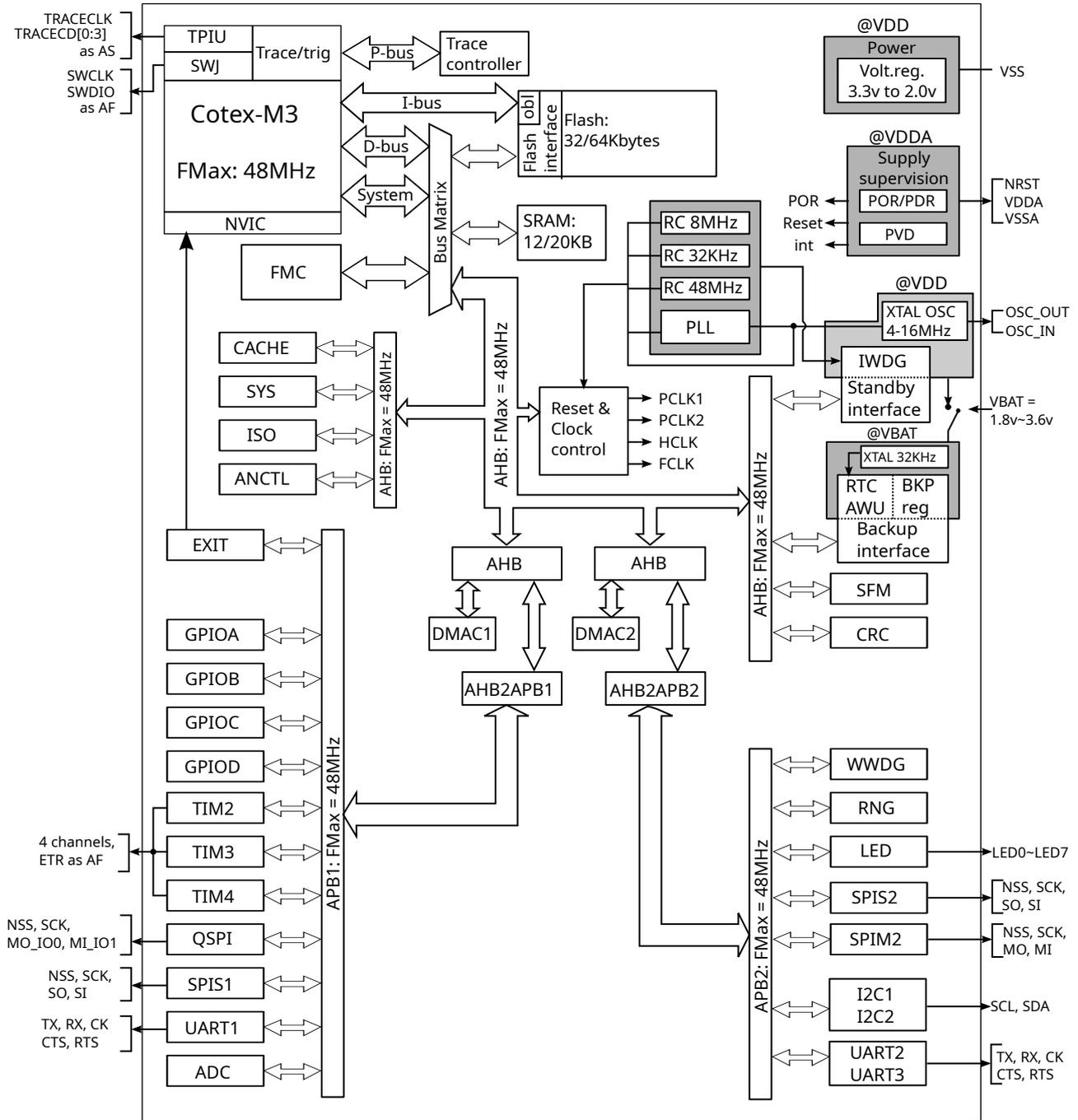
x = Flash 容量

y = 封装

z = 工作温度范围

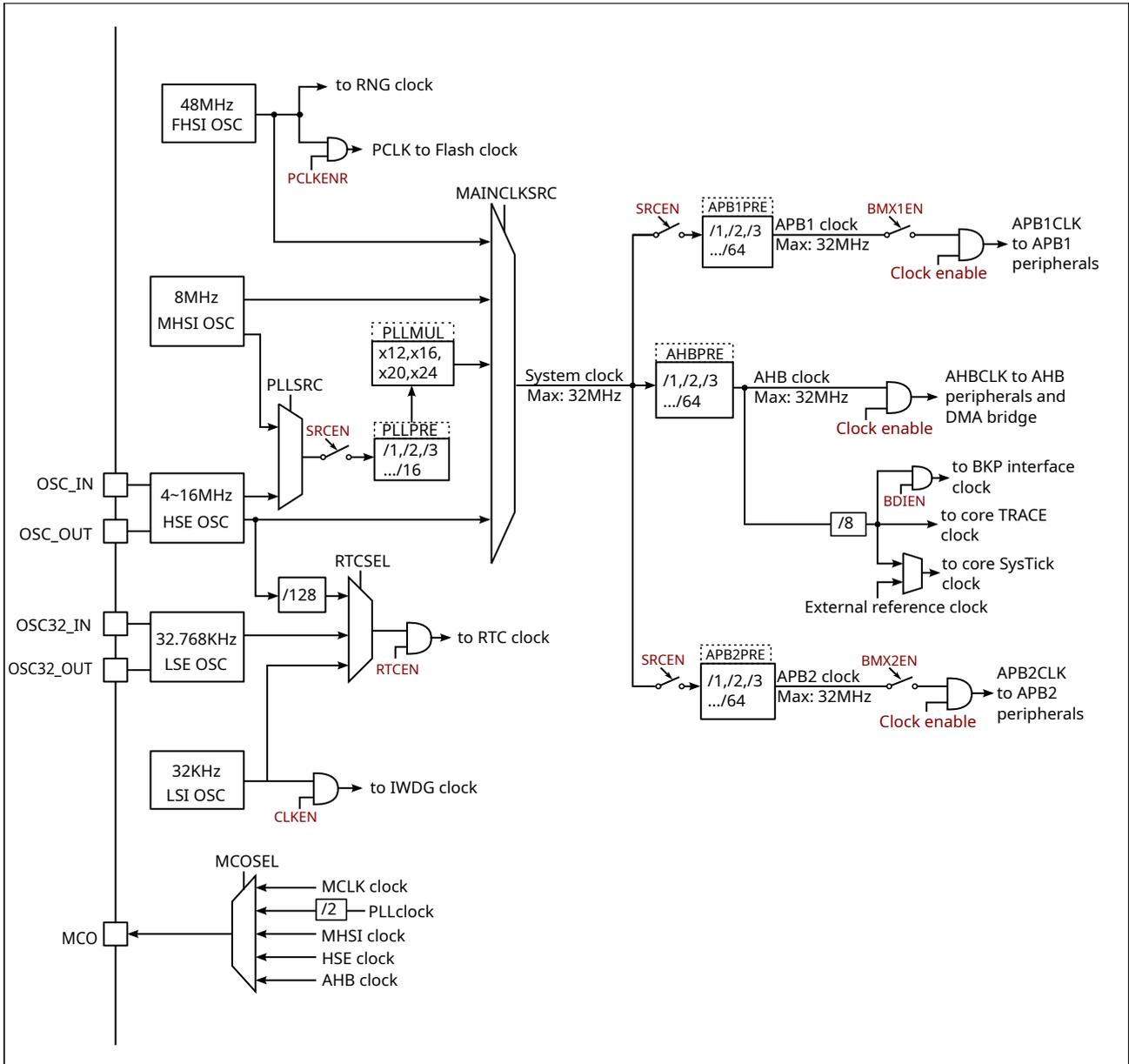
2.2 系统性能框图

图 2.2-1 WB32F101xx 系统性能框图



### 2.3 时钟树

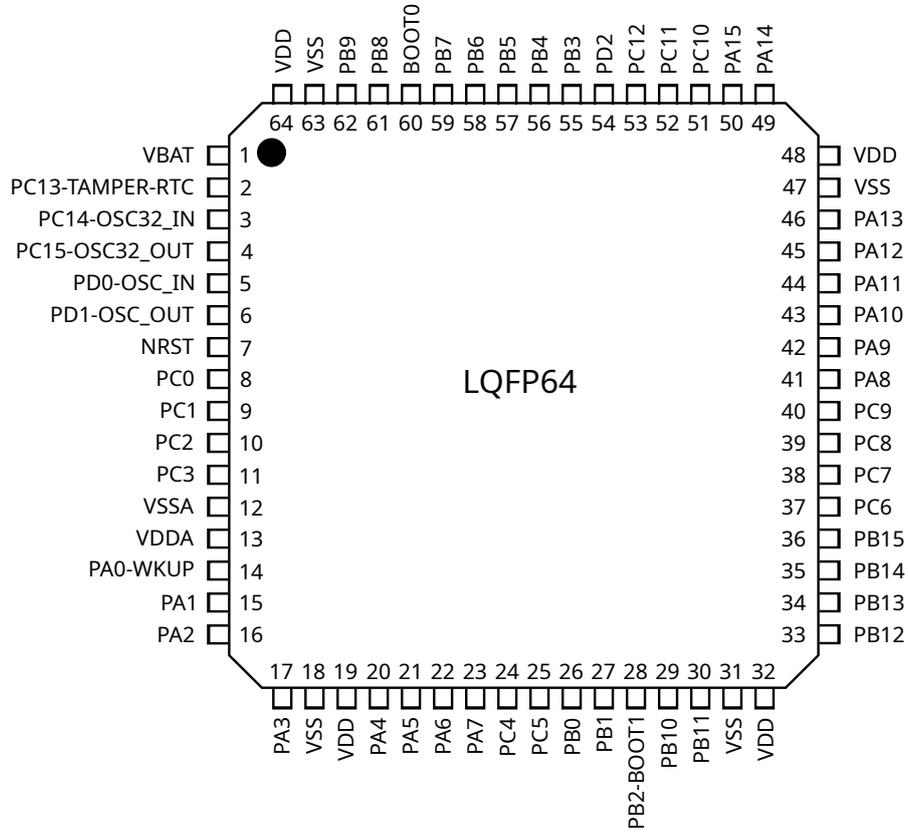
图 2.3-1 WB32F101xx 时钟树



## 第 3 章 管脚的分布与功能描述

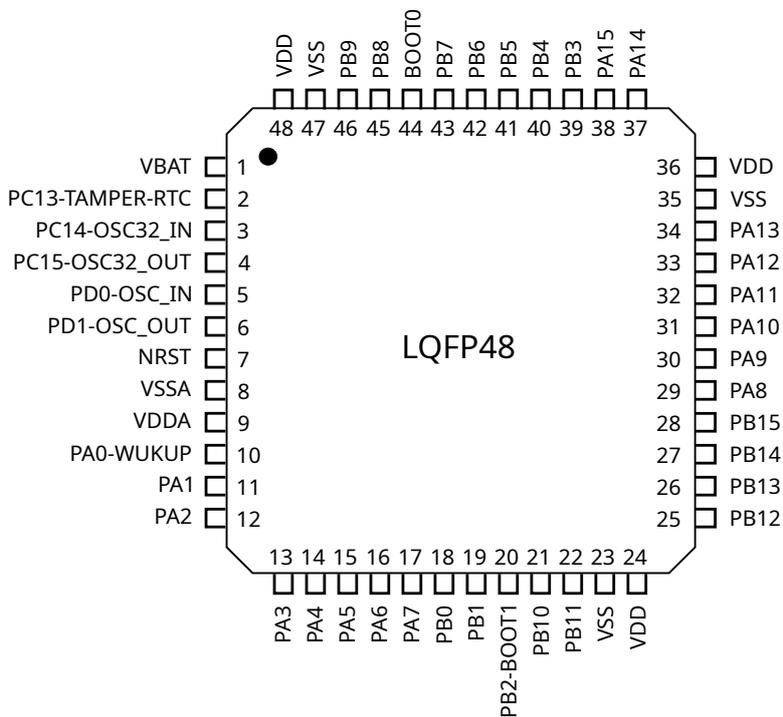
### 3.1 LQFP64 引脚分布

图 3.1-1 LQFP64 引脚分布图



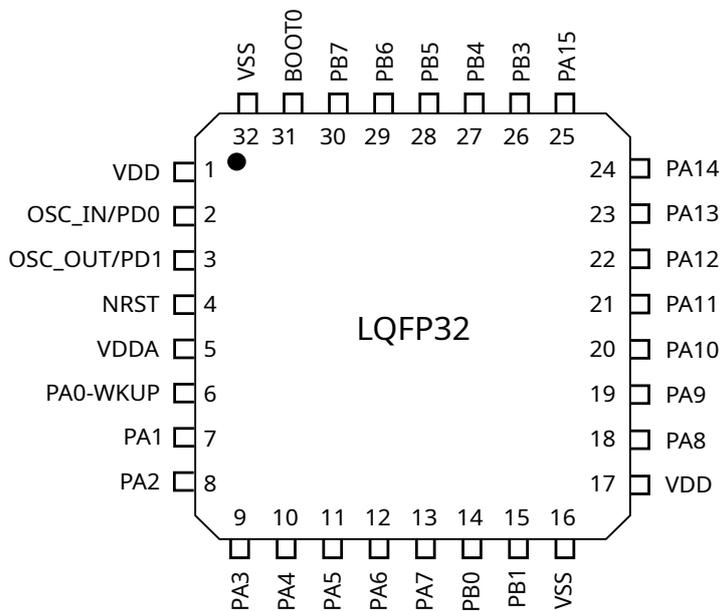
### 3.2 LQFP48 引脚分布

图 3.2-1 LQFP48 引脚分布图



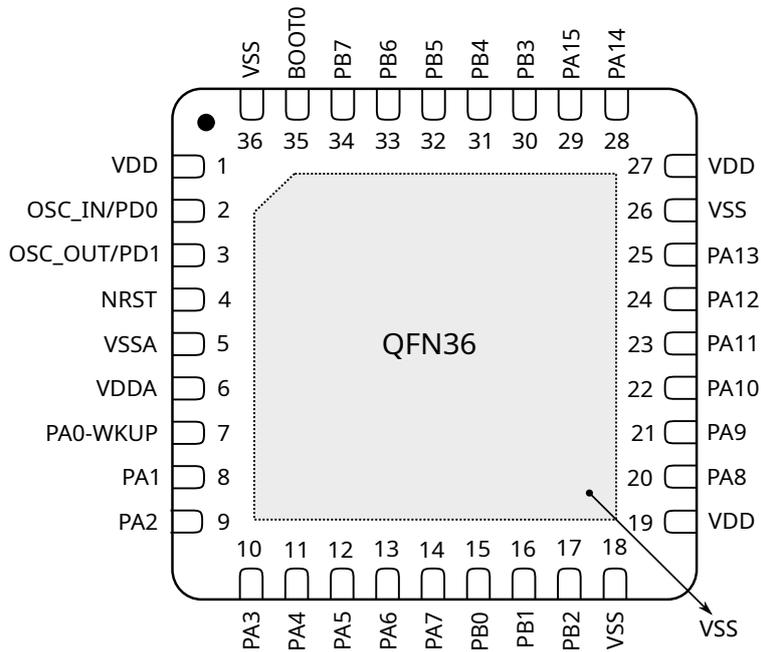
### 3.3 LQFP32 引脚分布

图 3.3-1 QFN32 引脚分布图



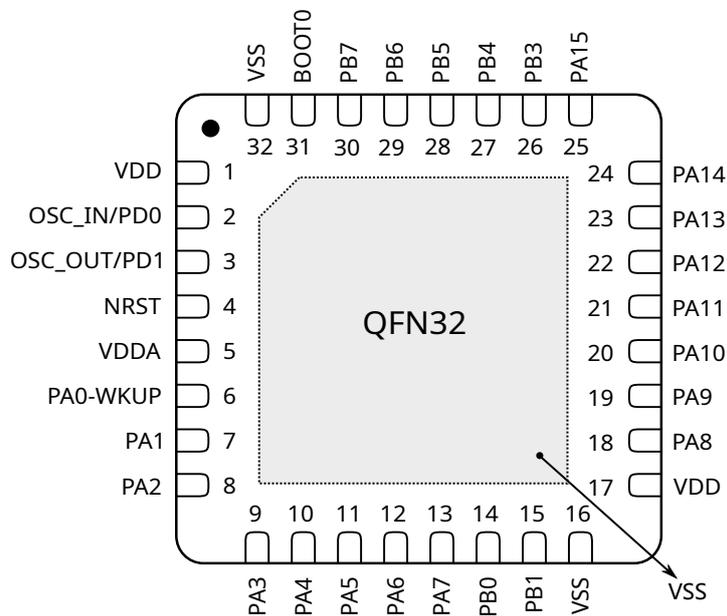
### 3.4 QFN36 引脚分布

图 3.4-1 QFN36 引脚分布图



### 3.5 QFN32 引脚分布

图 3.5-1 QFN32 引脚分布图



## 3.6 管脚功能描述

表 3.6-1 WB32F101xx 各封装管脚功能对应表

Pin No.				Pin Name	Type	Main Function	Alternate Function	Analog Function
LQFP32 QFN32	LQFP36	LQFP48	LQFP64					
-	-	1	1	VBAT	S	VBAT		
-	-	2	2	PC13	I/O	PC13	TAMPER/RTC	
-	-	3	3	PC14	I/O	PC14		OSC32_IN
-	-	4	4	PC15	I/O	PC15		OSC32_OUT
2	2	5	5	PD0	I/O	PD0		OSC_IN
3	3	6	6	PD1	I/O	PD1		OSC_OUT
4	4	7	7	NRST	I/O	NRST		
-	-	-	8	PC0	I/O	PC0	SPIM2_NSS0 / SPIS2_NSS	ADC_IN10
-	-	-	9	PC1	I/O	PC1	SPIM2_SCK / SPIS2_SCK	ADC_IN11
-	-	-	10	PC2	I/O	PC2	SPIM2_MI / SPIS2_SO	ADC_IN12
-	-	-	11	PC3	I/O	PC3	SPIM2_MO / SPIS2_SI	ADC_IN13
-	5	8	12	VSSA	S	VSSA		
5	6	9	13	VDDA	S	VDDA		
6	7	10	14	PA0	I/O	PA0/WKUP	TIM2_CH1_ETR / UART2_CTS / WKUP	ADC_IN0
7	8	11	15	PA1	I/O	PA1	TIM2_CH2 / UART2_RTS	ADC_IN1
8	9	12	16	PA2	I/O	PA2	TIM2_CH3 / UART2_TX	ADC_IN2
9	10	13	17	PA3	I/O	PA3	TIM2_CH4 / UART2_RX	ADC_IN3
-	-	-	18	VSS	S	VSS		
-	-	-	19	VDD	S	VDD		
10	11	14	20	PA4	I/O	PA4	QSPI_NSS0 / SPIS1_NSS / UART2_CK	ADC_IN4
11	12	15	21	PA5	I/O	PA5	QSPI_SCK / SPIS1_SCK	ADC_IN5
12	13	16	22	PA6	I/O	PA6	TIM3_CH1 / QSPI_MI_IO1 / SPIS1_SO	ADC_IN6
13	14	17	23	PA7	I/O	PA7	TIM3_CH2 / QSPI_MO_IO0 / SPIS1_SI	ADC_IN7
-	-	-	24	PC4	I/O	PC4	TRACECK	ADC_IN14
-	-	-	25	PC5	I/O	PC5	SPIM2_NSS2 / TRACED0	ADC_IN15
14	15	18	26	PB0	I/O	PB0	TIM3_CH3 / QSPI_IO2	ADC_IN8
15	16	19	27	PB1	I/O	PB1	TIM3_CH4 / QSPI_IO3	ADC_IN9
-	17	20	28	PB2	I/O	PB2/BOOT1		
-	-	21	29	PB10	I/O	PB10	TIM2_CH3 / TIM4_CH1/I2C2_SCL / QSPI_NSS2 / UART3_TX	
-	-	22	30	PB11	I/O	PB11	TIM2_CH4 / I2C2_SDA / SPIM2_NSS1 / UART3_RX	
16	18	23	31	VSS	S	VSS		
17	19	24	32	VDD	S	VDD		
-	-	25	33	PB12	I/O	PB12	LED4/SPIM2_NSS0/SPIS2_NSS/UART3_CK	
-	-	26	34	PB13	I/O	PB13	LED5 / SPIM2_SCK/SPIS2_SCK/UART3_CTS	
-	-	27	35	PB14	I/O	PB14	LED6 / SPIM2_MI / SPIS2_SO / UART3_RTS	
-	-	28	36	PB15	I/O	PB15	LED7 / SPIM2_MO / SPIS2_SI	
-	-	-	37	PC6	I/O	PC6	TIM3_CH1 / LED0	
-	-	-	38	PC7	I/O	PC7	TIM3_CH2 / LED1	
-	-	-	39	PC8	I/O	PC8	TIM3_CH3 / LED2	
-	-	-	40	PC9	I/O	PC9	TIM3_CH4 / LED3 / TRACED1	
18	20	29	41	PA8	I/O	PA8	LED0 / UART1_CK / MCO	CMPA_P0
19	21	30	42	PA9	I/O	PA9	LED1 / UART1_TX	CMPA_N0
20	22	31	43	PA10	I/O	PA10	LED2 / UART1_RX	
21	23	32	44	PA11	I/O	ISOCLK	LED3 / UART1_CTS	
22	24	33	45	PA12	I/O	ISODIO	UART1_RTS	
23	25	34	46	PA13	I/O	SWDIO	QSPI_NSS1	CMPA_P3
-	26	35	47	VSS	S	VSS		

(续表)

Pin No.				Pin Name	Type	Main Function	Alternate Function	Analog Function
LQFP32 QFN32	LQFP32 QFN36	LQFP48 QFN48	LQFP64 QFN64					
-	27	36	48	VDD	S	VDD		
24	28	37	49	PA14	I/O	SWDCLK	QSPI_NSS2	CMPA_N3
25	29	38	50	PA15	I/O	PA15	TIM2_CH1_ETR/ I2C1_SMBAI/ QSPI_NSS0/ SPIS1_NSS	CMPB_P3
-	-	-	51	PC10	I/O	PC10	LED4 / UART3_TX / TRACED2	CMPB_P1
-	-	-	52	PC11	I/O	PC11	LED5 / UART3_RX / TRACED3	CMPB_P2
-	-	-	53	PC12	I/O	PC12	TIM4_ETR / LED6 / UART3_CK	CMPB_N0
-	-	-	54	PD2	I/O	PD2	TIM3_ETR / LED7	CMPB_P0
26	30	39	55	PB3	I/O	PB3	SWO / TIM2_CH2 / QSPI_SCK / SPIS1_SCK	CMPB_N3
27	31	40	56	PB4	I/O	PB4	TIM3_CH1 / QSPI_MI_IO1 / SPIS1_SO	CMPA_P1
28	32	41	57	PB5	I/O	PB5	TIM3_CH2 / I2C1_SMBAI / QSPI_MO_IO0 / SPIS1_SI	CMPA_P2
29	33	42	58	PB6	I/O	PB6	TIM4_CH1 / I2C1_SCL / QSPI_NSS1 / UART1_TX	CMPA_N1
30	34	43	59	PB7	I/O	PB7	TIM4_CH2 / I2C1_SDA / SPIM2_NSS1 / UART1_RX	CMPA_N2
31	35	44	60	BOOT0	I	BOOT0		
-	-	45	61	PB8	I/O	PB8	TIM4_CH3 / I2C1_SCL / SPIM2_NSS2 / UART1_CTS	CMPB_N1
-	-	46	62	PB9	I/O	PB9	TIM4_CH4 / I2C1_SDA / UART1_RTS	CMPB_N2
32	36	47	63	VSS	S	VSS		
1	1	46	64	VDD	S	VDD		

[1] 功能的可用性取决于所选择的设备。

[2] 类型符号: S-供电引脚, I-输入引脚, I/O-输入/输出引脚

表 3.6-2 WB32F101xx 复用功能映射表

Port	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
	SYS	TIM1/2	TIM3/4	I2S	I2C / LED	SPI(M)	SPI(S)	UART
PA0	WKUP	TIM2_CH1_ETR						UART2_CTS
PA1		TIM2_CH2						UART2_RTS
PA2		TIM2_CH3						UART2_TX
PA3		TIM2_CH4						UART2_RX
PA4						QSPI_NSS0	SPIS1_NSS	UART2_CK
PA5						QSPI_SCK	SPIS1_SCK	
PA6			TIM3_CH1			QSPI_MI_IO1	SPIS1_SO	
PA7			TIM3_CH2			QSPI_MO_IO0	SPIS1_SI	
PA8	MCO				LED0			UART1_CK
PA9					LED1			UART1_TX
PA10					LED2			UART1_RX
PA11					LED3			UART1_CTS
PA12								UART1_RTS
PA13	SWO_DIO					QSPI_NSS1		
PA14	SWO_CLK					QSPI_NSS2		
PA15		TIM2_CH1_ETR			I2C_SMBAI	QSPI_NSS0	SPIS1_NSS	
PB0			TIM3_CH3			QSPI_IO2		
PB1			TIM3_CH4			QSPI_IO3		
PB2	BOOT1							
PB3	SWO	TIM2_CH2				QSPI_SCK	SPIS1_SCK	
PB4			TIM3_CH1			QSPI_MI_IO1	SPIS1_SO	
PB5			TIM3_CH2		I2C1_SMBAI	QSPI_MO_IO0	SPIS1_SI	
PB6			TIM4_CH1		I2C1_SCL	QSPI_NSS1		UART1_TX

(续表)

Port	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
	SYS	TIM1/2	TIM3/4	I2S	I2C / LED	SPI(M)	SPI(S)	UART
PB7			TIM4_CH2		I2C1_SDA	SPIM2_NSS1		UART1_RX
PB8			TIM4_CH3		I2C1_SCL	SPIM2_NSS2		UART1_CTS
PB9			TIM4_CH4		I2C1_SDA			UART1_RTS
PB10		TIM2_CH3	TIM4_CH1		I2C2_SCL	QSPI_NSS2		UART3_TX
PB11		TIM2_CH4			I2C2_SDA	SPIM2_NSS1		UART3_RX
PB12					LED4	SPIM2_NSS0	SPIS2_NSS	UART3_CK
PB13					LED5	SPIM2_SCK	SPIS2_SCK	UART3_CTS
PB14					LED6	SPIM2_MI	SPIS2_SO	UART3_RTS
PB15					LED7	SPIM2_MO	SPIS2_SI	
PC0						SPIM2_NSS0	SPIS2_NSS	
PC1						SPIM2_SCK	SPIS2_SCK	
PC2						SPIM2_MI	SPIS2_SO	
PC3						SPIM2_M0	SPIS2_SI	
PC4	TRACECK							
PC5	TRACED0					SPIM2_NSS2		
PC6			TIM3_CH1		LED0			
PC7			TIM3_CH2		LED1			
PC8			TIM3_CH3		LED2			
PC9	TRACED1		TIM3_CH4		LED3			
PC10	TRACED2				LED4			UART3_TX
PC11	TRACED3				LED5			UART3_RX
PC12			TIM4_ETR		LED6			UART3_CK
PC13	TAMPER_RTC							
PC14	OSC32_IN							
PC15	OSC32_OUT							
PD0	OSC_IN							
PD1	OSC_OUT							
PD2			TIM3_ETR		LED7			

## 第 4 章 设备功能描述

### 4.1 ARM® Cortex™-M3 内核

Cortex™-M3 是 32 位低功耗的处理器内核，具有门数目少，中断延迟短，调试成本低的特点，满足了实现低成本、高性能的 MCU 需求。M3 处理器具有以下特点：

- 三级流水线和分支预测，提高处理器的指令执行速度。
- 采用哈佛结构，拥有独立的指令总线 and 数据总线，可以让取指与数据访问并行不悖。
- 内置嵌套向量中断控制器 (NVIC)。
- 支持位绑定操作。
- 支持串行调试 (SWD)。
- 支持低功耗模式。
- 使用高效的 Thumb2 16/32 位混合指令集。
- 32 位硬件除法和单周期乘法。
- 支持存储器非对齐访问。

WB32F101xx 系列产品拥有内置的 Cortex™-M3 核心，因此它与所有的 ARM 工具和软件兼容。

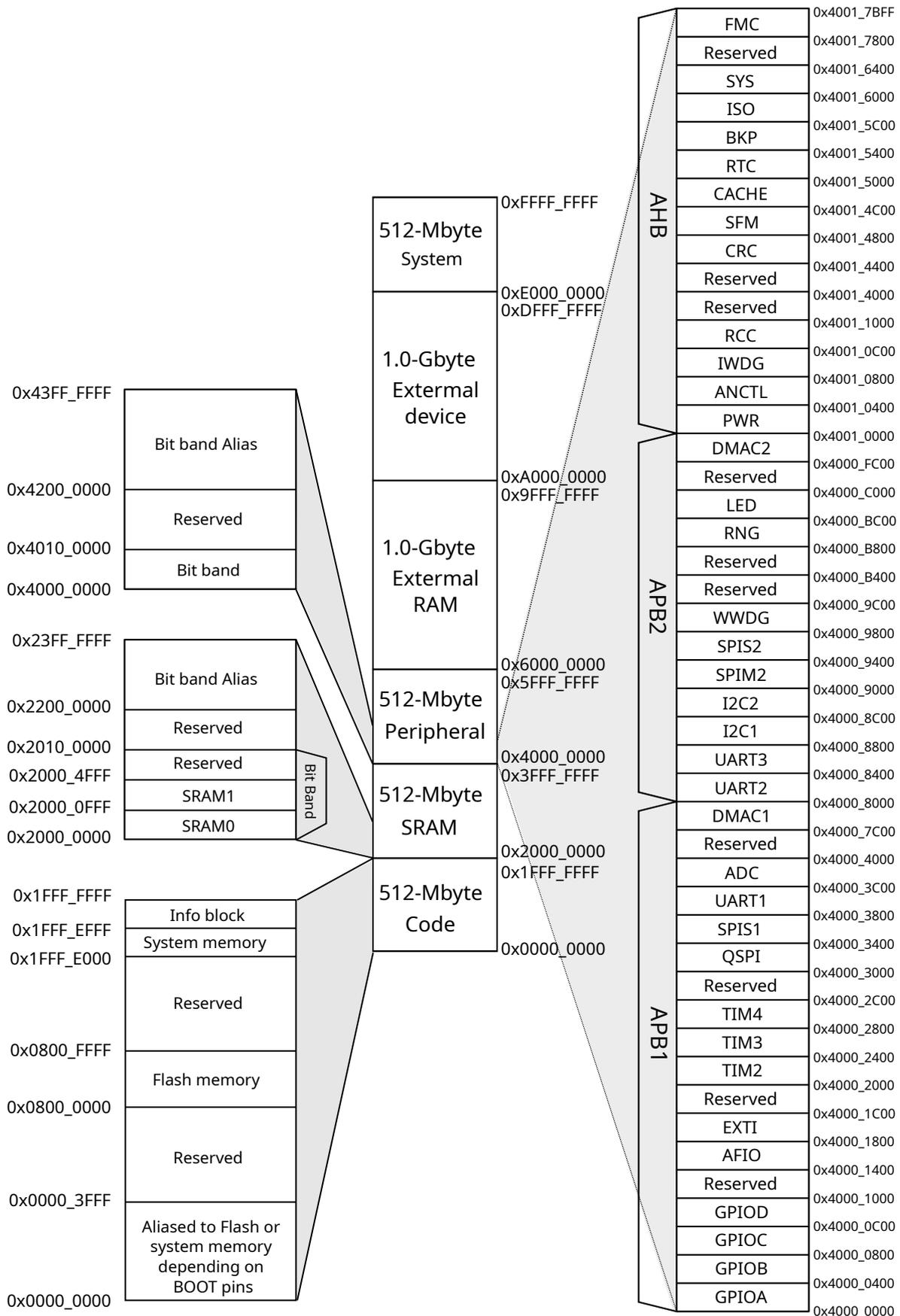
### 4.2 内存映射

WB32F101xx 拥有 4GB 大小的内存地址空间，可划分为六大区域：代码区，SRAM 区，外设区，外部 RAM 区，外部设备区，及系统区。

- 代码区 (0.5GB)
  - 启动程序映射区 (256KB)：通过 BOOT 引脚选择，将 System memory(系统程序空间) 或 Flash memory(用户程序空间) 地址内容映射到该区域。
  - 用户程序空间 ( 64KB )：存储用户程序和数据的 Flash 空间，不同型号的 Flash 容量不同，请查看表7.0-1 了解不同型号的 Flash 容量。
  - 系统程序空间 (4KB)：用于存放在系统存储器自举模式下的启动程序。
  - 信息块 (4KB)：系统安全配置信息，用于设置 Flash 读写保护，系统启动方式等安全配置。
- SRAM 区 (0.5GB)：CPU 能以 0 等待访问 SRAM 区。WB32F101xx 共有 20KB 的可用 SRAM 空间，分为 SRAM0 和 SRAM1 两部分，它们均处于该区的位带区。不同型号的 SRAM1 区大小不同，请查看表7.0-1 了解不同型号的 SRAM 容量。
- 片上外设区 (0.5GB)：所有外设寄存器都位于此区域，并处于该区域的位带区。
- 外部 RAM 区 (1GB)
- 外部设备区 (1GB)
- 系统区 (0.5GB)：Cortex™-M3 的内部外设位于此区域。

图4.2-1为 WB32F101xx 存储器映射图，图中列出所有重要存储器起止地址。

图 4.2-1 WB32F101xx 存储器映射图



Cortex™-M3 在 SRAM 区和片上外设区都实现了位带功能，可以通过它们各自的位带别名区访问位带区内容。具体操作方法请参考《Cortex™-M3 内核手册》。

注意：未列出区域为保留区域或系统内部配置区域，用户不可访问。

### 4.3 内置闪存存储器

高达 64KB 的内置闪存存储器，用于存放用户程序和数据，可通过闪存编程控制模块对闪存存储器进行编程。

### 4.4 内置 SRAM

高达 20KB 的内置 SRAM，CPU 能以 0 等待周期访问 (读/写)。

### 4.5 时钟 (CLOCK)

可以选择四种不同的时钟源来驱动系统时钟：

- MHSI(8Mhz) 内部振荡器时钟
- FHSI(48MHz) 内部振荡器时钟
- PLL 时钟
- HSE 外部振荡器时钟

系统时钟的选择在启动时进行，复位时内部 8MHz 的 RC 振荡器 (MHSI) 被选为默认的 CPU 时钟，随后可以选择外部的 4 ~ 16MHz 时钟 (HSE) 或者 PLL 的输出经分频得到的频率。当外部时钟失效时，它将被隔离，同时产生相应的中断。具有多个预分频器用于配置 AHB、APB1 和 APB2 区域的频率。AHB、APB1 和 APB2 区域的最高频率可以达到 32 MHz，而且 AHB、APB1 和 APB2 的配置频率可以相互独立。

### 4.6 BOOT 启动选择

系统复位后，自举管脚 (BOOT) 的状态将在第四个系统时钟上升沿被锁存，用户可以通过外部设置 BOOT 引脚的状态来选择复位后的启动模式：

- 从主闪存存储器启动
- 从系统存储器启动
- 从内置 SRAM 启动

### 4.7 嵌套的向量式中断控制器 (NVIC)

NVIC 是 Cortex™-M3 内核的一部分。它可以让 CPU 以最短的时间对中断作出反应。其主要的特性如下：

- 16 个可编程优先级，4 种可编程优先级
- 低延迟异常和中断处理
- 晚到中断的高效处理
- 可配置的不可屏蔽中断源
- 电源管理的控制

### 4.8 外部中断和事件控制器 (EXTI)

EXTI 包含多达 19 个用于产生事件/中断请求的边沿检测器。每个中断线都可以独立地配置它的触发事件 (上升沿或下降沿或双边沿)，并能够单独地被屏蔽。拥有一个挂起寄存器维持所有中断请求的状态。

### 4.9 供电方案

- VDD = 2.0V ~ 3.6V: VDD 引脚为 I/O 引脚和内部调压器 (LDO) 供电。
- VDDA = 2.4V ~ 3.6V: VDDA 为微控制器模拟模块供电
- VBTA = 1.8V ~ 3.6V: 当关闭 VDD 时，内部电源切换电路将通过 VBAT 为 RTC、外部 32kHz 振荡器和

后备寄存器供电。

#### 4.10 电源监控器

内部集成了上电复位 (POR)/掉电复位 (PDR) 电路, 该电路始终处于工作状态, 保证系统在供电超过 2V 时工作。当 VDD 低于 POR/PDR 阈值时, 置器件于复位状态, 而不必使用外部复位电路。器件中还有一个可编程电压监测器 (PVD), 它监视 VDD 供电并与阈值  $V_{PVD}$  比较, 当 VDD 低于或/和高于阈值  $V_{PVD}$  时, 将产生中断, 中断处理程序可以发出警告信息或将微控制器转入安全模式。PVD 功能需要通过程序使能开启。

#### 4.11 系统复位

复位可以由任意一个复位源引起, 只要工作电压处于可用电平, 就会启动内部 MHSI 并保持有效。当外部复位无效后, 此时振荡器运行, 同时闪存控制器完成初始化。

- 电源上电复位 (POR)
- 外部管脚复位信号 (低电平)
- 看门狗超时复位
- 软件复位
- 低功耗模式复位

#### 4.12 低功耗模式

WB32F101xx 支持多种功耗控制功能。拥有三种特殊的低功耗模式: 睡眠模式、停机模式和待机模式。此外, 在处理器正常工作模式下, 可以对所选外设的电源和时钟进行优化, 从而降低系统功耗。

##### 4.12.1 睡眠模式

在睡眠模式下, 系统内核时钟被关闭, 所有的指令执行被挂起直到系统被重启或中断唤醒。对于外设来说, 它的时钟此时由寄存器控制并可以产生中断, 从而唤醒处理器去重新执行指令。睡眠模式可以减少由处理器, 内存和内部总线产生的系统动态功耗。处理器的状态和寄存器, 外设寄存器, 内存数据以及管脚的逻辑状态在睡眠模式下都保持不变。

##### 4.12.2 停机模式

在保持 SRAM 和寄存器内容不丢失的情况下, 停机模式可以达到较低的电能消耗。在停机模式下, 所有内部时钟被关闭, HSI 和 HSE 的 RC 振荡器被关闭。可以通过任一配置成 EXTI 的信号把微控制器从停机模式中唤醒, EXTI 信号可以是 16 个外部 I/O 口之一、PVD 的输出、RTC 闹钟或 USB 的唤醒信号。

##### 4.12.3 待机模式

在待机模式下可以达到最低的电能消耗。内部 LDO 被关闭, 因此所有内部 1.2v 部分的供电被切断; HSI 和 HSE 的 RC 振荡器也被关闭; 进入待机模式后, SRAM 和寄存器的内容将消失, 但后备寄存器的内容仍然保留, 待机电路仍工作。从待机模式退出的条件是: NRST 上的外部复位信号、IWDG 复位、WKUP 管脚上的一个上升边沿或 RTC 的闹钟到时。

#### 4.13 实时时钟 (RTC) 和备份寄存器 (BKP)

RTC 和后备寄存器通过一个开关供电, 在 VDD 有效时该开关选择 VDD 供电, 否则由 VBAT 管脚供电。备份寄存器是 21 个 32 位的寄存器, 可用来存储 84 个字节的用户应用程序数据。该寄存器不会被系统或电源复位源复位。当从待机模式唤醒时, 也不会被复位。

实时时钟具有一组连续运行的计数器, 可以通过适当的软件提供日历时钟功能, 还具有闹钟中断和阶段性中断功能。RTC 的驱动时钟可以是一个使用外部晶体的 32.768kHz 的振荡器、内部低功耗 RC 振荡器。内部低功耗 RC 振荡器的典型频率为 30kHz。RTC 具有一个 32 位的可编程计数器, 使用比较寄存器可以进行长时

间的测量。有一个 20 位的预分频器用于时基时钟，默认情况下时钟为 32.768kHz 时它将产生一个 1 秒长的时间基准。

#### 4.14 循环冗余校验 (CRC) 计算单元

WB32F101xx 提供 CRC 校验码的快捷计算单元，CRC 计算单元使用一个固定的多项式发生器，支持四种通用 CRC 多项式算法：CRC-8、CRC-16/MOUBUS、CRC-16/CCITT、CRC-32 位硬件除法和单周期乘法。

#### 4.15 随机数发生器 (RNG)

随机数发生器 (RNG) 使用 24 位 LFSR 产生 8 位随机数给其他模块使用，同时也可以通过 APB2 总线读取这个随机数。

#### 4.16 通用输入输出接口 (GPIO)

每个 GPIO 管脚都可以由软件配置成输出 (推拉或开路)、输入 (带或不带上拉或下拉) 或其它的外设功能端口。多数 GPIO 管脚都与数字或模拟的外设共用。在需要的情况下，I/O 管脚的外设功能可以通过一个特定的操作锁定，以避免意外的写入 I/O 寄存器。

#### 4.17 直接内存访问控制器 (DMAC)

DMA 用于在外设和外设、外设和存储器以及存储器和存储器之间提供高速数据传输。WB32F101xx 有两个完全相同的 DMA 控制器 DMAC1 和 DMAC2。每个 DMA 控制器有 3 个通道 (一共有 6 个通道)，每个通道可以单独配置，管理各种类型 DMA 传输。每个 DMAC 内还有一个仲裁器来协调各个 DMA 请求的优先权。

每个通道都可以单独配置硬件握手接口，或者软件握手接口触发每个通道；传输的长度、传输的源地址和目标地址都可以通过软件单独设置。DMAC 可以用于主要的外设：SPI、I2C、I2S、UART、定时器 TIMx 和 ADC。

#### 4.18 模数转换器 (ADC)

内嵌 1 个 12 位的模拟/数字转换器 (ADC)，1Msps 转换率，支持 16 个外部 AD 通道采样转换，可以实现单次或扫描转换。在扫描模式下，在选定的一组模拟输入上的转换自动进行。

ADC 可以使用 DMA 操作。模拟看门狗功能允许非常精准地监视一路、多路或所有选中的通道，当被监视的信号超出预置的阈值时，将产生中断。由标准定时器 (TIMx) 和高级控制定时器 (TIM1) 产生的事件，可以分别内部级联到 ADC 的开始触发和注入触发，应用程序能使 AD 转换与时钟同步。

ADC 需要独立的供电电源 VDDA，供电范围在 2.4V 到 3.6V。ADC 测量范围在 0V 到 VDDA 之间。内嵌温度传感器在内部被连接到 ADC\_IN16 的输入通道上，用于将传感器的输出转换到数字数值。

#### 4.19 比较器 (CMP)

内嵌 2 个模拟输入比较器，每个模拟输入比较器的正端和负端输入支持 4 个输入通道，一共支持 16 个外部输入通道比较。

#### 4.20 定时器 (TIMx)

WB32F101xx 包含 3 个通用定时器

通用定时器 (TIM2/TIM3/TIM4) 由一个 20 位的自动装载计数器组成，可以实现向上、向下、向上/下的定时计数功能。每个定时器都有一个 16 位的预分频器和 4 个输入/输出通道，每个通道都可以完成输入捕获、输出比较、输出 PWM 信号和单脉冲模式输出。

### 4.21 系统滴答定时器 (Systick)

这个定时器是专用于操作系统，也可当成一个标准的递减计数器。它具有下述特性：

- 24 位的递减计数器
- 重加载功能
- 当计数器为 0 时能产生一个可屏蔽中断
- 可编程时钟源

### 4.22 看门狗 (WDG)

内置两个看门狗：独立看门狗和窗口看门狗，可用于检测 and 解决由软件错误引起的故障，提供了更高的安全性、时间的精确性和使用的灵活性。

独立看门狗基于一个 12 位的递减计数器和一个 8 位的预分频器，由独立的 RC (30KHz) 振荡器提供时钟，可以在低功耗模式下运行。它既可以用作看门狗，在出现问题时重置设备，也可以用作应用程序超时管理的自由运行计时器。它可以通过信息块设置软件启动或硬件启动。

窗口看门狗有一个 7 位的递减计数器，它可以被当成看门狗用于在发生问题时复位整个系统。它由主时钟驱动，具有早期预警中断功能；

### 4.23 串行外设接口 (SPI)

多达 4 个 SPI 接口：2 个主机接口（其中一个 quad SPI 主机接口），2 个从机接口。在主模式下的通信速率可达 24Mbit/s，在从模式下的通信速率可达 18Mbit/s。支持多种帧尺寸配置，可以配置成每帧 4/8/16/32 位。

所有的 SPI 接口都可以使用 DMA 操作以减轻 CPU 负担。

### 4.24 集成电路总线接口 (I2C)

多达 2 个 I2C 总线接口，能够工作于主模式或从模式，支持标准模式、快速模式和高速模式。I2C 接口支持 7 位或 10 位寻址。I2C1 提供多主模式功能，而且支持 SMBUS(系统管理总线) 协议。

所有 I2C 接口都可以使用 DMA 操作以减轻 CPU 负担。

### 4.25 集成电路内置音频总线 (I2S)

内置 1 个 I2S 总线接口，支持多种音频传输协议，工作于主控模式，支持双通道输入和输出。提供主时钟 (MCLK) 和串行时钟 (SCLK) 以及帧时钟 (WS) 和串行数据 (SD0/SD1)。

### 4.26 通用异步收发器 (UART)

多达 3 个 UART 接口，这 3 个接口提供异步通信、支持 RS232 串行通信协议和 IrDA SIR 红外线传输。

所有的 UART 接口都可以使用 DMA 操作以减轻 CPU 负担。

### 4.27 LED 驱动控制器 (LED)

内嵌的 LED 驱动模块，使用 8 个驱动通道，最大可以同时驱动 56 个 LED 或 8 个七段数码管。

## 第 5 章 电气特性

### 5.1 绝对额定参数

加在器件上的负荷如果超过下列给出的最大额定参数，可能会导致芯片的永久性损坏。最大额定值也只是短时间内测试值，器件长期工作在最大值条件下也有可能影响器件的可靠性。

#### 5.1.1 极限电压特性

表 5.1-1 极限电压参数表

符号	描述	最小值	最大值	单位
VDD - VSS	外部主供电电压（包含 VDDA 和 VDD） <sup>[1]</sup>	-0.3	3.6	V
VIN	引脚上的输入电压 <sup>[2]</sup>	VSS - 0.3	VDD + 0.1	
$\Delta$ VDD <sub>x</sub>	不同供电引脚之间的电压差	-	50	mV
VSS <sub>x</sub> - VSS	不同接地引脚之间的电压差	-	50	

[1] 所有的电源 (VDD,VDDA) 和地 (VSS,VSSA) 引脚必须始终连接到外部允许范围内的供电系统。

[2] VIN 绝对不能超过其最大值。

#### 5.1.2 极限电流特性

表 5.1-2 极限电流参数表

符号	描述	最大值	单位
I <sub>VDD</sub>	经过 VDD/VDDA 电源线的总电流（供电电流） <sup>[1]</sup>	60	mA
I <sub>VSS</sub>	经过 VSS 地线的总电流（流出电流）	60	
I <sub>IO</sub>	任意 I/O 和控制引脚上的输出灌电流	16	
	任意 I/O 和控制引脚上的输出拉电流	-16	
I <sub>INJ(PIN)</sub> <sup>[2]</sup>	引脚上的注入电流	±5	
$\sum$ I <sub>INJ(PIN)</sub> <sup>[3]</sup>	所有 IO 和控制引脚上的总注入电流	±25	

[1] 反向注入电流会干扰器件的模拟性能。

[2] I<sub>INJ(PIN)</sub> 绝对不可以超过它的极限。当 VIN > VDD 时，有一个正向注入电流；当 VIN < VSS 时，有一个反向注入电流。

[3] 当几个 I/O 口同时有注入电流时， $\sum$  I<sub>INJ(PIN)</sub> 的最大值为正向注入电流与反向注入电流的即时绝对值之和。

#### 5.1.3 温度特性

表 5.1-3 温度特性参数表

符号	描述	参数值	单位
T <sub>STG</sub>	存储温度范围	-40 ~ +150	°C
T <sub>J</sub>	最大结温度	100	

## 5.2 工作条件

### 5.2.1 通用工作条件

符号	参数	条件	最小值	最大值	单位
$f_{HCLK}$	内部 AHB 时钟频率	-	0	32	MHz
$f_{PCLK1}$	内部 APB1 时钟频率	-	0	32	
$f_{PCLK2}$	内部 APB2 时钟频率	-	0	32	
VDD	标准工作电压	-	2	3.6	V
VDDA	模拟部分工作电压（未使用 ADC）	-	2	3.6	
	模拟部分工作电压（使用 ADC）	-	2.4	3.6	
VBAT	备用部分工作电压	-	1.8	3.6	

### 5.2.2 复位和电源控制模块特性

表 5.2-2 复位特性

符号	参数	条件	最小值	典型值	最大值	单位
$T_{delay}$	RSTN 建立时间	-	-	40	-	us
$V_{POR/PDR}$	复位阈值	上升沿	-	1.92	-	V
		下降沿	-	1.88	-	V

表 5.2-3 电源控制模块特性

符号	参数	条件	最小值	典型值	最大值	单位
$V_{PVD}$	可编程的电压检测器的电平选择 (上升沿)	PLS[2:0] = 000	-	2.25	-	V
		PLS[2:0] = 001	-	2.35	-	
		PLS[2:0] = 010	-	2.45	-	
		PLS[2:0] = 011	-	2.55	-	
		PLS[2:0] = 100	-	2.65	-	
		PLS[2:0] = 101	-	2.75	-	
		PLS[2:0] = 110	-	2.85	-	
	可编程的电压检测器的电平选择 (下降沿)	PLS[2:0] = 111	-	2.95	-	
		PLS[2:0] = 000	-	2.14	-	
		PLS[2:0] = 001	-	2.24	-	
		PLS[2:0] = 010	-	2.34	-	
		PLS[2:0] = 011	-	2.44	-	
		PLS[2:0] = 100	-	2.54	-	
		PLS[2:0] = 101	-	2.64	-	
PLS[2:0] = 110	-	2.74	-			
PLS[2:0] = 111	-	2.84	-			

### 5.2.3 工作电流特性

电流消耗是多种参数和因素的综合指标，这些参数和因素包括工作电压、环境温度、I/O 引脚的负载、产品软件配置、工作频率、I/O 脚的翻转速率、程序在存储器中的位置以及执行的代码等。

#### 5.2.3.1 电流消耗

表5.2-4是在环境温度  $T_A = 25^\circ\text{C}$  条件下，从 Flash 运行程序（一套精简的代码），在不同供电电压和 AHB 时钟频率下测得的典型电流消耗值。

表5.2-5是在环境温度  $T_A = 25^\circ\text{C}$  条件下，在不同供电电压下从 Flash 运行程序并进入不同低功耗模式后，测得的典型电流消耗值。

表 5.2-4 运行模式下的典型电流消耗（从 Flash 运行）

符号	条件	$f_{\text{HCLK}}$	VDD			单位
			2.0V	2.5V	3.6V	
$I_{\text{DD}}$	使能 APB 时钟	32 MHz	6.91	6.01	6.55	mA
		48 MHz(FHSI)	9.83	9.55	10.04	
		8 MHz(HSE)	3.35	2.78	3.41	
		8 MHz(MHSI)	3.11	2.54	2.79	
	失能 APB 时钟	32 MHz	5.37	5.42	5.89	
		48 MHz(FHSI)	6.96	6.41	6.89	
		8 MHz(HSE)	2.84	2.37	2.87	
		8 MHz(MHSI)	2.54	1.91	2.28	

表 5.2-5 低功耗模式下的典型电流消耗

模式	条件	$f_{\text{HCLK}}$	VDD			单位
			2.0V	2.5V	3.6V	
SLEEP	失能 APB 时钟	32 MHz	2.66	2.11	2.46	mA
		8 MHz(MHSI)	3.11	2.54	2.79	
STOP	HSE/HSI/LSE 时钟关闭, LDO 全速工作	-	240	264	296	uA
	HSE/HSI/LSE 时钟关闭, LDO 低功耗状态	-	31.96	34.68	41.6	
Standby	LSI 和 IWDG 工作	-	4.29	4.52	5.12	
VBAT	RTC 和 LSE 时钟工作	-	0.79	1.05	1.25	

### 5.2.4 外部时钟特性

注意：以下结果基于设计仿真和实验室测试结果，非产品测试项目。

表 5.2-6 高速外部时钟特性

符号	参数	条件	最小值	典型值	最大值	单位
$f_{\text{HSE\_ext}}$	用户外部时钟频率		4	8	16	MHz
$V_{\text{HSEH}}$	OSC_IN 输入引脚高电平	-	0.7VDD	-	VDD	V
$V_{\text{HSEL}}$	OSC_IN 输入引脚低电平		VSS	-	0.3VDD	
$t_{\text{w(HSE)}}$	OSC_IN 高或低的时间		16	-	-	ns
$t_{\text{r(HSE)}}, t_{\text{f(HSE)}}$	OSC_IN 上升或下降的时间	-	-	5		
$C_{\text{in(HSE)}}$	OSC_IN 输入容抗	-	-	5	-	pf
$\text{DuCy}_{\text{(HSE)}}$	占空比	-	45	-	55	%

表 5.2-7 低速外部时钟特性

符号	参数	条件	最小值	典型值	最大值	单位
$f_{LSE\_ext}$	用户外部时钟频率		-	32.768	-	KHz
$V_{LSEH}$	OSC32_IN 输入引脚高电平	-	0.7VDD	-	VDD	V
$V_{LSEL}$	OSC32_IN 输入引脚低电平		VSS	-	0.3VDD	
$t_{w(LSE)}$	OSC32_IN 高或低的时间		450	-	-	ns
$t_{r(LSE)}, t_{f(LSE)}$	OSC32_IN 上升或下降的时间	-	-	50		
$C_{in(LSE)}$	OSC32_IN 输入容抗	-	-	5	-	pf
$DuCy_{LSE}$	占空比	-	30	-	70	%
$T_{SU(LSE)}$	启动时间	-	-	2	-	s

### 5.2.5 内部时钟特性

注意：以下结果基于设计仿真和实验室测试结果，非产品测试项目。

表 5.2-8 高速内部时钟 (MHSI) 特性

符号	参数	条件	最小值	典型值	最大值	单位
$f_{MHSI}$	MHSI 时钟频率	-	-	8	-	MHz
$DuCy_{(MHSI)}$	占空比	-	45	-	55	%
$ACC_{(MHSI)}$	振荡器精度	$T_A = -40 \text{ to } 85^\circ\text{C}$	-2.2	-	2.2	%
		$T_A = 25^\circ\text{C}$	-1	-	1	%
$T_{SU(MHSI)}$	振荡器启动时间	$VSS \leq V_{in} \leq VDD$	1	-	2	us
$I_{DD(MHSI)}$	振荡器功耗	-	-	25	-	uA

表 5.2-9 高速内部时钟 (FHSI) 特性

符号	参数	条件	最小值	典型值	最大值	单位
$f_{FHSI}$	FHSI 时钟频率	-	-	48	-	MHz
$DuCy_{(FHSI)}$	占空比	-	45	-	55	%
$ACC_{(FHSI)}$	振荡器精度	$T_A = -40 \text{ to } 85^\circ\text{C}$	-2.2	-	2.2	%
		$T_A = 25^\circ\text{C}$	-1	-	1	%
$T_{SU(MHSI)}$	振荡器启动时间	$VSS \leq V_{in} \leq VDD$	1	-	2	us
$I_{DD(MHSI)}$	振荡器功耗	-	-	25	-	uA

表 5.2-10 低速内部时钟 (LSI) 特性

符号	参数	条件	最小值	典型值	最大值	单位
$f_{LSI}$	LSI 频率	-	20	-	40	kHz
$T_{SU(LSI)}$	LSI 振荡器启动时间	-	-	-	85	us
$I_{DD(LSI)}$	LSI 振荡器功耗	-	-	250	-	nA

## 5.2.6 PLL 特性

注意：以下结果基于设计仿真和实验室测试结果，非产品测试项目。

表 5.2-11 PLL 特性

符号	参数	条件	最小值	典型值	最大值	单位
$f_{\text{PLL\_IN}}$	PLL 输入时钟频率	-	1	8	16	MHz
	PLL 输入时钟占空比	-	40	-	60	%
$f_{\text{PLL\_OUT}}$	PLL 输出时钟频率	-	32	-	32	MHz
$T_{\text{LOCK}}$	PLL 锁相时间	-	-	-	200	us
Jitter	循环抖动时间	-	-	-	300	ps

## 5.2.7 存储器特性

表 5.2-12 闪存存储器特性

textbf 符号	参数	条件	最小值	典型值	最大值	单位
$t_{\text{PROG}}$	页编程时间	-	-	2.1	-	ms
$t_{\text{ERASE}}$	页擦除时间	-	-	6.4	-	
$t_{\text{ME}}$	整片擦除时间	-	-	25.6	-	
$\text{IDD}_{\text{PROG}}$	页编程电流	-	-	-	2	mA
$\text{IDD}_{\text{ERASE}}$	擦除电流	-	-	-	1.5	
$\text{IDD}_{\text{READ}}$	读电流 @48MHz	-	-	-	4.7	
	读电流 @24MHz	-	-	-	2.5	

表 5.2-13 闪存存储器寿命和数据保存期限

textbf 符号	参数	条件	最小值	典型值	最大值	单位
$N_{\text{END}}$	擦写次数	-	10	-	-	万次
$t_{\text{RET}}$	数据保存期限	-	10	-	-	年

### 5.2.8 电气敏感性

基于三个不同的测试 (ESD, LU), 使用特定的测量方法, 对芯片进行强度测试以决定它的电气敏感性方面的性能。

#### 静电放电 (ESD)

静电放电 (一个正的脉冲然后间隔一秒钟后一个负的脉冲) 施加到所有样品的所有引脚上, 样品的大小与芯片上供电引脚数目相关 [3 片  $\times$  (n+1) 供电引脚]。这个测试符合 JEDEC A114/C101 标准。

表 5.2-14 ESD 绝对最大额定值

符号	参数	条件	等级	最大值	单位
$V_{ESD(HBM)}$	静电放电电压 (人体模型)	$T_A = +25\text{ }^\circ\text{C}$ , 符合 JEDEC JS-001-2017	3A	4000	V
$V_{ESD(CMD)}$	静电放电电压 (充电设备模型)	$T_A = +25\text{ }^\circ\text{C}$ , 符合 JEDEC JS-002-2018	C2a	500	

#### 静电门锁

为了评估栓锁性能, 需要在 6 个样品上进行 2 个互补的静态栓锁测试:

- 为每个电源引脚, 提供超过极限的供电电压。
- 在每个输入、输出和可配置的 I/O 引脚上注入电流。

这个测试符合 ANSI/ESDA/JEDEC 集成电路栓锁标准。

表 5.2-15 静电门锁

符号	参数	条件	等级	最大值	单位
LU	静电门锁级别	$T_A = +25\text{ }^\circ\text{C}$ , 符合 JEDEC JESD78E-2016	I	200	mA

### 5.2.9 EFT 特性

表 5.2-16 EFT 特性

符号	参数	标准	电压	等级
$EFT_{IO}$	EFT to IO	(IEC61000-4-4)	2KV	4
$EFT_{Power}$	EFT to Power	(IEC61000-4-4)	4KV	4

#### 软件建议

软件的流程中必须包含程序跑飞的控制, 如:

- 被破坏的程序计数器。
- 意外的复位。
- C 关键数据被破坏 (控制寄存器等……)

增强 IO 的驱动能力可以提高对 EFT 的能力。

在进行 EET 测试时, 可以把超出应用要求的电压直接施加在芯片上, 当检测到意外动作的地方, 软件部分需要加强以防止发生不可恢复的错。

### 5.2.10 IO 引脚特性

注意：以下结果基于设计仿真和实验室测试结果，非产品测试项目。

表 5.2-17 IO 引脚特性

符号	参数	条件	最小值	典型值	最大值	单位
$V_{IH}$	输入高电平	-	0.65VDD	-	VDD + 0.3	V
$V_{IL}$	输入低电平	-	-0.3	-	0.35VDD	
$V_{hys}$	施密特触发器电压迟滞	-	5%VDD	-	-	
$I_{lkg}$	输入漏电流	$VSS \leq V_{in} \leq VDD$	-	-	$\pm 1$	$\mu A$
$R_{pu}$	弱上拉等效电阻	$V_{in} = VSS$	30	40	50	$K\Omega$
$R_{pd}$	弱下拉等效电阻	$V_{in} = VDD$	30	40	50	$K\Omega$
$C_{IO}$	I/O 管脚电容	-	-	5	-	pf

表 5.2-18 输入/输出 AC 特性

符号	参数	条件	最小值	典型值	最大值	单位
I/O 低速						
$f_{max(IO)out}$	最大频率	$C_L = 50pf$ $VDD=2V$ to $3.6V$	-	-	10	MHz
$t_{f(IO)out}$	高到低输出时间		-	-	125	ns
$t_{r(IO)out}$	低到高输出时间		-	-	125	ns
I/O 高速						
$f_{max(IO)out}$	最大频率	$C_L = 20pf$ $VDD=2.7V$ to $3.6V$	-	-	50	MHz
$t_{f(IO)out}$	高到低输出时间		-	-	25	ns
$t_{r(IO)out}$	低到高输出时间		-	-	25	ns

### 5.2.11 TIM 定时器特性

注意：以下结果基于设计仿真和实验室测试结果，非产品测试项目。

表 5.2-19 TIM 定时器特性

符号	参数	条件	最小值	最大值	单位
$T_{res(TIM)}$	定时器分辨率单位	-	1	-	$t_{TIMxCLK}$
$f_{EXT}$	通道 1 到通道 4 的外部频率	-	0	$f_{TIMxCLK}/2$	MHz
$Re_{STIM}$	定时器分辨率	-	-	20	bit
$t_{COUNTER}$	当内部时钟源是 20 位计数器的周期	-	1	1048576	$t_{TIMxCLK}$
$t_{MAX\_COUNT}$	最大计数值	-	1	65536 x 1048576	$t_{TIMxCLK}$

## 5.2.12 CMP 特性

表 5.2-20 CMP 特性

符号	参数	条件	最小值	典型值	最大值	单位
$V_{in}$	输入电压	-	0.6	-	VDD-0.3	V
$V_{HYST}$	迟滞	-	-	2	5	mV
$V_{OFF}$	失调电压	-	-	5	15	mV
$T_{PGD}$	传播延时	-	-	-	200	ns
$I_q$	工作电流均值	-	-	-	8.5	uA

## 5.2.13 ADC 特性

表 5.2-21 ADC 特性

符号	参数	条件	最小值	典型值	最大值	单位
VDDA	ADC 供电电源	-	2.4	-	3.6	V
$f_s$	采样率	-	0.05	-	1	MHz
$f_{TRIG}$	外部触发器频率	$f_{ADC} = 14\text{MHz}$	-	-	823	kHz
$V_{AIN}$	转换电压范围	-	0	-	VDDA	V
$R_{AIN}$	外部输入阻抗	-	-	-	200	$\Omega$
$C_{AIN}$	外部电容	-	-	TBD	-	pf
$I_{Ikg}$	模拟管脚负输入漏电流	-	-	-	10	$\mu\text{A}$
$R_{ADC}$	采样开关阻抗	-	-	-	1.4	$\text{K}\Omega$
$C_{ADC}$	内部采样保持电容	-	-	15.5	-	pf

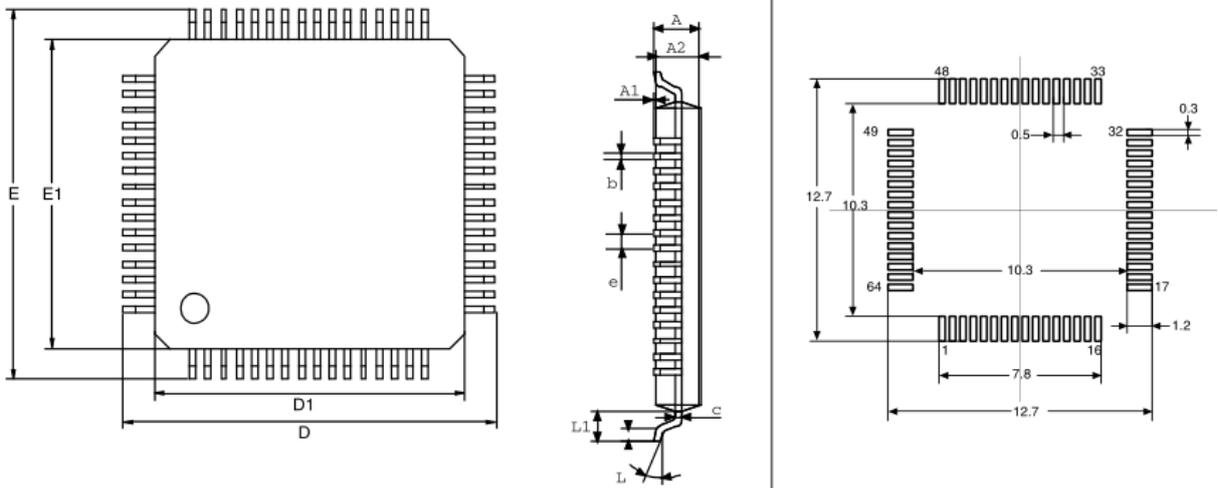
表 5.2-22 ADC 转换时间

符号	参数	条件	最小值	典型值	最大值	单位
$T_{AD}$	ADC 时钟周期	-	62.5	-	-	ns
$T_{CONV}$	转换时间	12-bit	-	$13T_{AD}$	-	ns
$F_{CONV}$	转换速率	12-bit	-	-	940	KSPS
$T_{SAMP}$	采样时间	12-bit	$3T_{AD}$	-	-	ns
$t_{DIS}$	放电时间	-	-	$0.5T_{AD}$	-	ns
$t_{DPU}$	上电时间	-	-	-	10	$\mu\text{s}$

## 第 6 章 封装尺寸特性

### 6.1 LQFP64 10x10mm

图 6.1-1 LQFP64 10 x 10mm, 64 pin package parameters



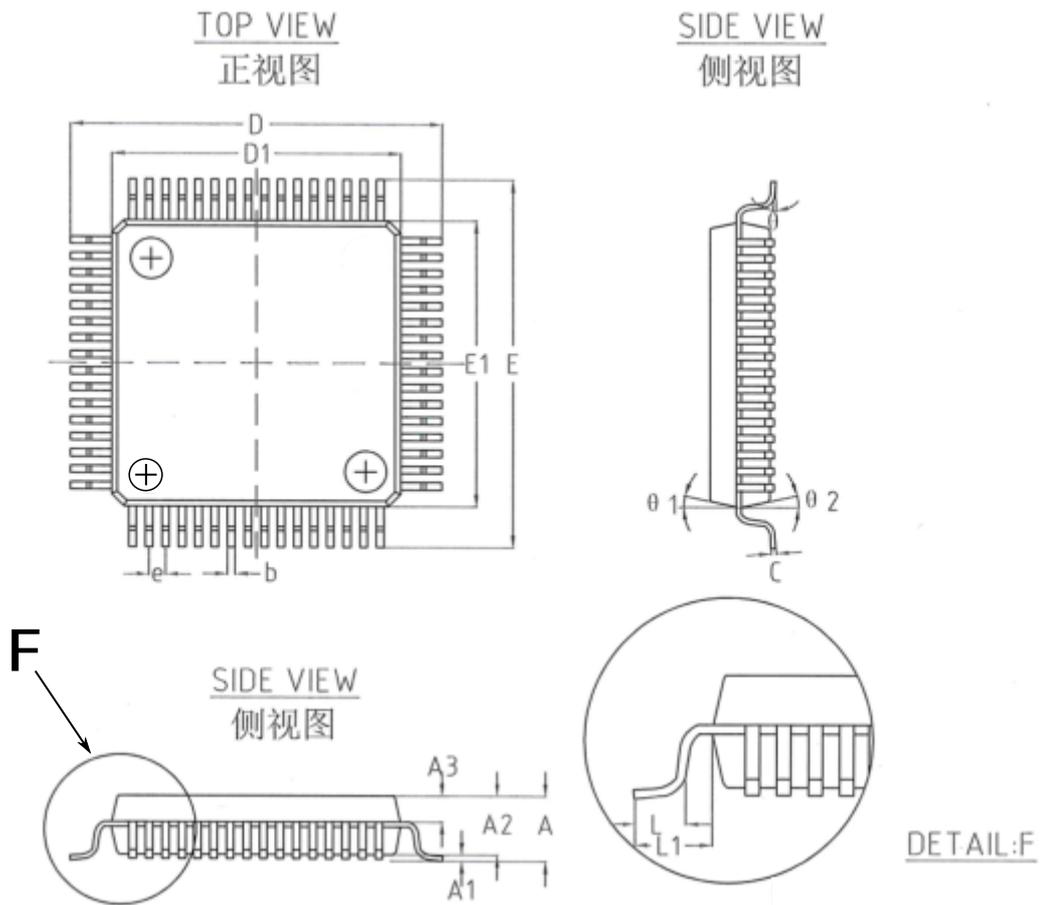
**Note:** Drawing is not to scale.

表 6.1-1 LQFP64, 10x10 mm, 64-pin low-profile quad flat package mechanical data

尺寸符号	单位: 毫米 (mm)		
	最小值	典型值	最大值
A	-	-	1.60
A <sub>1</sub>	0.05	-	0.15
A <sub>2</sub>	1.35	1.40	1.45
b	0.17	0.22	0.27
c	0.09	-	0.20
D	-	12.00	-
D <sub>1</sub>	-	10.00	-
E	-	12.00	-
E <sub>1</sub>	-	10.00	-
e	0.50		
L	0.45	0.60	0.75
L <sub>1</sub>	1.00		
θ	0°	3.5°	7°

6.2 LQFP64 7x7mm

图 6.2-1 LQFP64 7 x 7mm, 64 pin package parameters



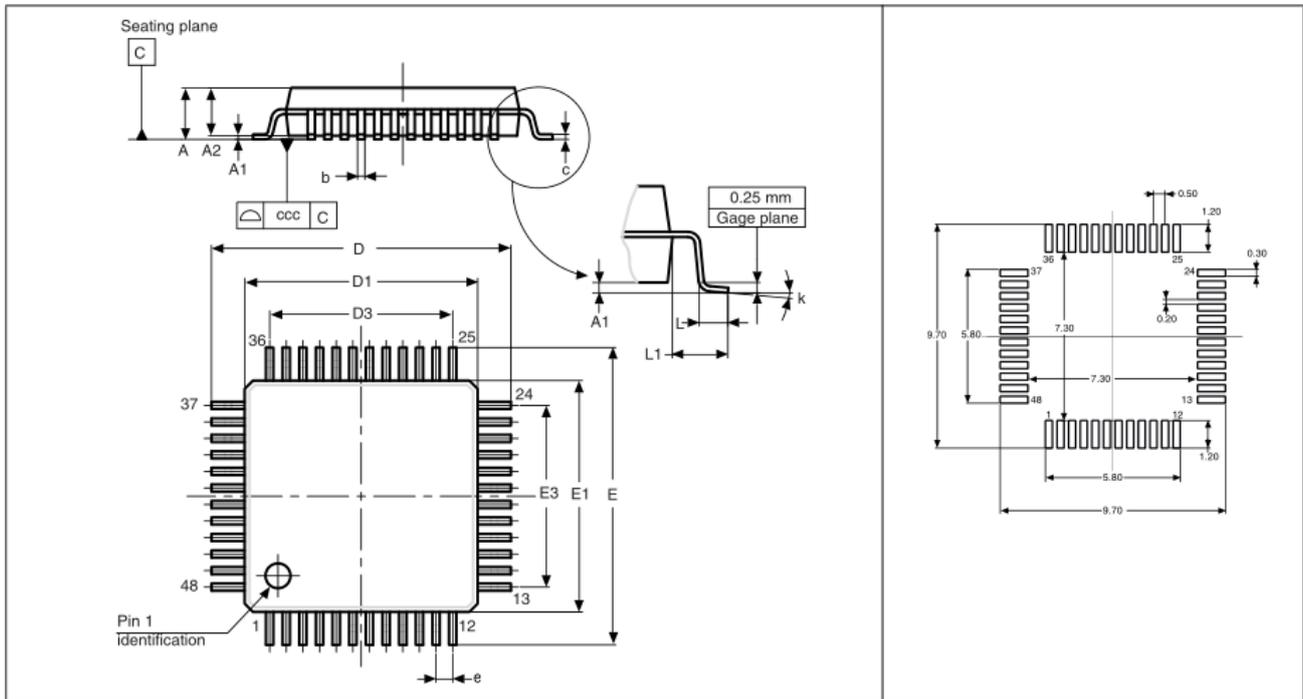
Note: Drawing is not to scale.

表 6.2-1 LQFP64, 7x7 mm, 64-pin low-profile quad flat package mechanical data

尺寸符号	单位: 毫米 (mm)			尺寸符号	单位: 毫米 (mm)		
	最小值	典型值	最大值		最小值	典型值	最大值
A	-	-	1.60	E	8.80	9.00	9.20
A <sub>1</sub>	0.05	-	0.15	E <sub>1</sub>	6.90	7.00	7.10
A <sub>2</sub>	1.35	1.40	1.45	e	0.40		
A <sub>3</sub>	0.59	0.64	0.69	L	0.45	0.60	0.75
b	0.18	-	0.24	L <sub>1</sub>	1.00		
c	0.13	-	0.18	$\theta$	0°	3.5°	7°
D	8.80	9.00	9.20	$\theta_1$	11°	12°	13°
D <sub>1</sub>	6.90	7.00	7.10	$\theta_2$	11°	12°	13°

6.3 LQFP48 7x7mm

图 6.3-1 LQFP48 7 x 7mm, 48 pin package parameters



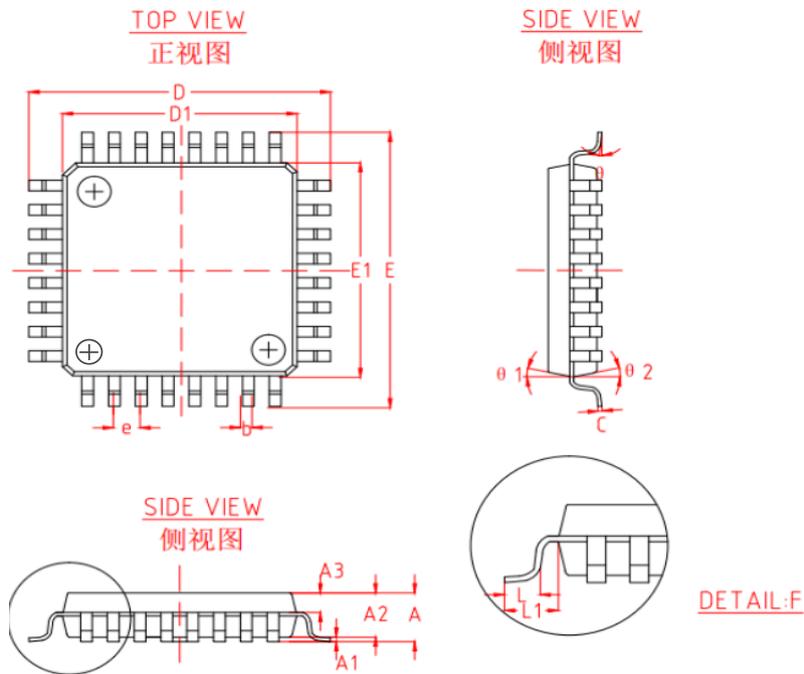
Note: Drawing is not to scale.

表 6.3-1 LQFP48, 7x7 mm, 48-pin low-profile quad flat package mechanical data

尺寸符号	单位: 毫米 (mm)		
	最小值	典型值	最大值
A	-	-	1.60
A <sub>1</sub>	0.05	-	0.15
A <sub>2</sub>	1.35	1.40	1.45
b	0.17	0.22	0.27
c	0.09	-	0.20
D	8.80	9.00	9.20
D <sub>1</sub>	6.80	7.00	7.20
D <sub>3</sub>	-	5.50	-
E	8.80	9.00	9.20
E <sub>1</sub>	6.90	7.00	7.20
E <sub>3</sub>	-	5.50	-
e	0.50		
L	0.45	0.60	0.75
L <sub>1</sub>	1.00		
K	0°	3.5°	7°
ccc	0.08		

6.4 LQFP32 7x7mm

图 6.4-1 LQFP32 7x7mm, 32 pin package parameters



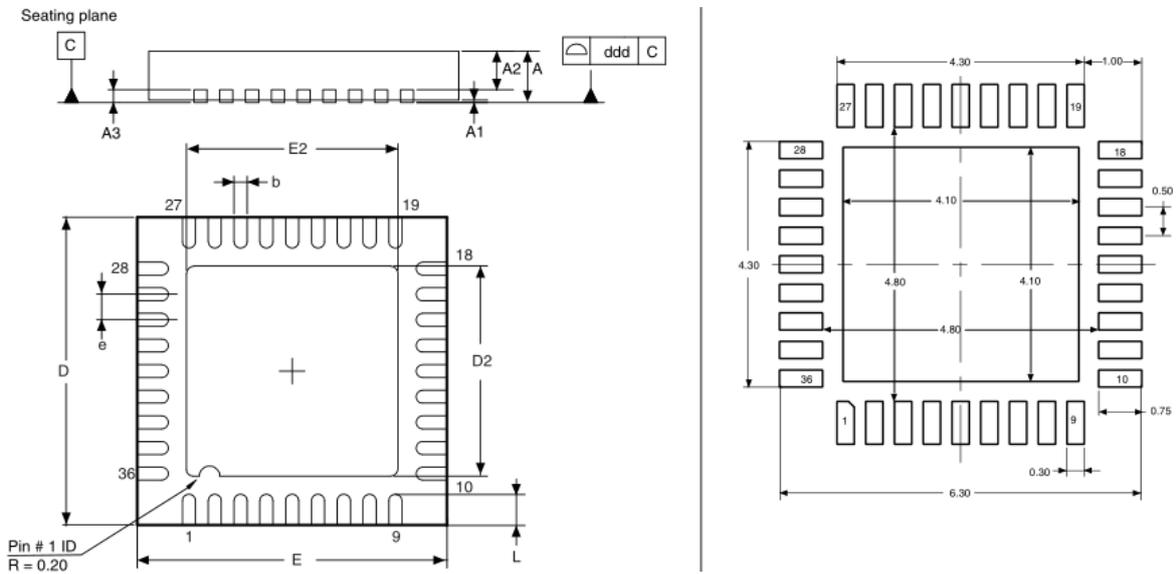
**Note:** Drawing is not to scale.

表 6.4-1 LQFP32, 7x7 mm, 32-pin low-profile quad flat package mechanical data

尺寸符号	单位: 毫米 (mm)		
	最小值	典型值	最大值
A	-	-	1.60
A <sub>1</sub>	0.05	-	0.15
A <sub>2</sub>	1.35	1.40	1.45
A <sub>3</sub>	0.59	0.64	0.69
b	0.32	-	0.43
c	0.13	-	0.18
D	8.80	9.00	9.20
D <sub>1</sub>	6.90	7.00	7.10
E	8.80	9.00	9.20
E <sub>1</sub>	6.90	7.00	7.10
e	0.80		
L	0.45	0.60	0.75
L <sub>1</sub>	1.00		
$\theta$	0°	3.5°	7°
$\theta_1$	11°	12°	13°
$\theta_2$	11°	12°	13°

6.5 QFN36 6x6mm

图 6.5-1 QFN36 6x6mm, 36 pin package outline



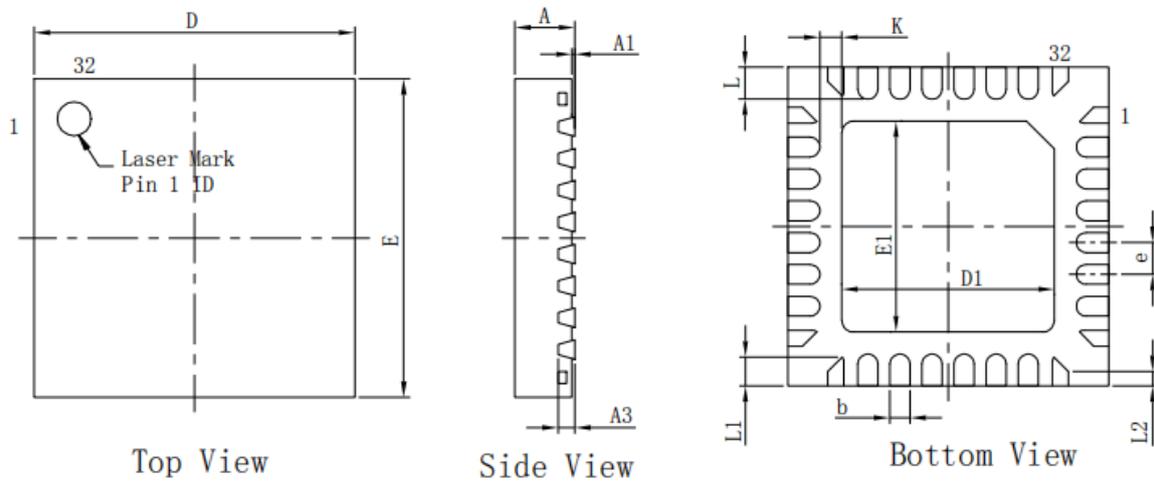
Note: Drawing is not to scale.

表 6.5-1 QFN36, 6x6 mm, 36-pin package mechanical data

尺寸符号	单位: 毫米 (mm)		
	最小值	典型值	最大值
A	0.800	0.900	1.000
A <sub>1</sub>	-	0.020	0.050
A <sub>2</sub>	-	0.650	1.000
A <sub>3</sub>	-	0.250	-
b	0.180	0.230	0.300
D	5.875	6.000	6.125
D <sub>2</sub>	1.750	3.700	4.250
E	5.875	6.000	6.125
E <sub>2</sub>	1.750	3.700	4.250
e	0.450	0.500	0.550
L	0.350	0.550	0.750
ddd	0.80		

6.6 QFN32 4x4mm

图 6.6-1 QFN32 4x4mm, 32-pin package outline



Note: Drawing is not to scale.

表 6.6-1 QFN32, 4x4 mm, 32-pin package mechanical data

尺寸符号	单位: 毫米 (mm)		
	最小值	典型值	最大值
A	0.70	0.75	0.80
A <sub>1</sub>	0.00	-	0.05
A <sub>3</sub>	0.203		
b	0.15	0.20	0.25
D	3.90	4.00	4.10
E	3.90	4.00	4.10
D <sub>1</sub>	2.55	2.65	2.75
E <sub>1</sub>	2.55	2.65	2.75
e	0.40		
K	0.20	-	-
L	0.30	0.40	0.50
L <sub>1</sub>	0.31	0.36	0.41
L <sub>2</sub>	0.13	0.18	0.23

## 第 7 章 订购信息

图 7.0-1 代码信息图例

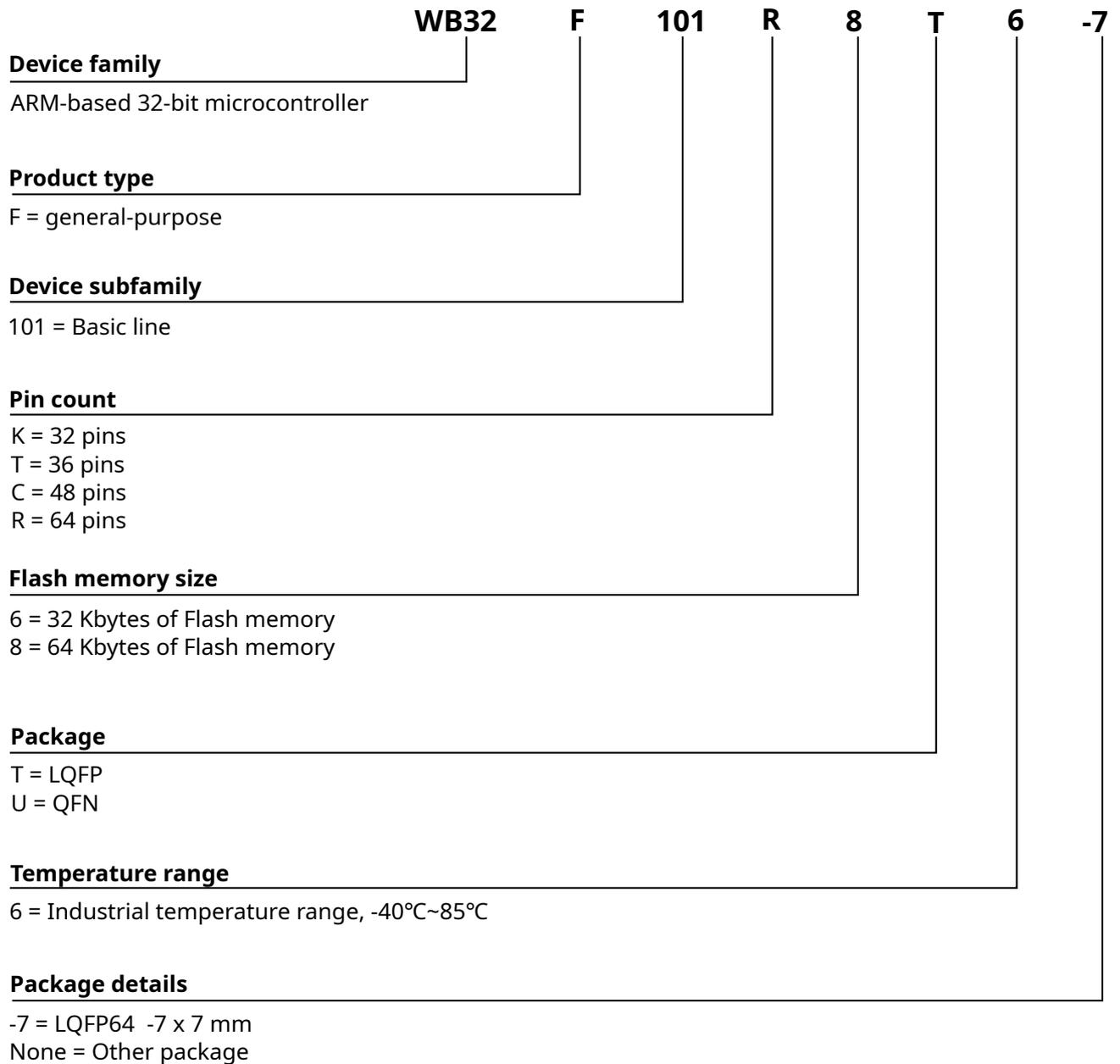


表 7.0-1 产品选型表

<b>Commercial Product Code</b>	WB32F101K6U6	WB32F101T6U6	WB32F101C6T6	WB32F101R6T6	WB32F101K8U6	WB32F101T8U6	WB32F101C8T6	WB32F101R8T6
<b>Frequency (MHz)</b>	32	32	32	32	32	32	32	32
<b>Core</b>	Cortex-M3							
<b>Flash (Kbytes)</b>	32	32	32	32	64	64	64	64
<b>Ram (Kbytes)</b>	12	12	12	12	20	20	20	20
<b>Package Name</b>	QFN32	QFN36	LQFP48	LQFP64	QFN32	QFN36	LQFP48	LQFP64
<b>IONb</b>	25	26	37	51	25	26	37	51
<b>Vmin</b>	2	2	2	2	2	2	2	2
<b>Vmax</b>	3.6	3.6	3.6	3.6	3.6	3.6	3.6	3.6
<b>Nb Timer (20bit)</b>	2	2	2	2	3	3	3	3
<b>Nb Motor Control Timer</b>	0	0	0	0	0	0	0	0
<b>Nb ADC 12 bit Cell</b>	1	1	1	1	1	1	1	1
<b>Nb ADC Channels</b>	10	10	10	16	10	10	10	16
<b>Nb COMP</b>	2	2	2	2	2	2	2	2
<b>Nb COMP Channels</b>	10	10	12	16	10	10	12	16
<b>Quad SPI (M)</b>	1	1	1	1	1	1	1	1
<b>SPI (M)</b>	0	0	0	0	0	0	1	1
<b>SPI (S)</b>	1	1	1	1	1	1	2	2
<b>I2S</b>	0	0	0	0	0	0	0	0
<b>I2C</b>	1	1	1	1	1	1	2	2
<b>UART</b>	2	2	2	2	2	2	3	3
<b>USB</b>	0	0	0	0	0	0	0	0
<b>Nb Segment LED pins</b>	4	4	4	4	4	4	8	8

## 第 8 章 版本历史

Revision	Data	Changes
01.00	2019/11/15	Draft version
02.00	2021/10/05	1.Update QFN32, LQFP32 and LQFP64 7x7mm package 2.Update Ordering information
03.00	2022/03/25	1.Update clock tree 2.Update general description 3.Update the Ordering code information map
04.00	2022/07/10	Update Electrical Characteristics

## 重要说明

### 请仔细阅读:

本文档中的信息仅针对 WB 产品提供。本文档，包括本文档中描述的任何 WB 产品（“产品”），根据中华人民共和国和全球其他司法管辖区的知识产权法律和条约，归属 WB 所有。常州韦斯佰瑞电子科技有限公司及其子公司（“WB”）保留随时对本文档以及文档中所描述的产品与服务进行更改、更正、修改或改进的权利，恕不另行通知。WB 不承担任何因应用程序或使用本文档中描述的任何产品引起的任何责任。

购买者应对 WB 产品与服务的选择、选型和使用承担全部责任，并且 WB 不承担对 WB 产品与服务的选择、选型和使用的任何责任。

本文档未通过禁反言或其他方式对任何知识产权授予任何明示或暗示的许可。如果本文档的任何部分提及任何第三方产品或服务，则不应视为 WB 授予使用此类第三方产品或服务或其中包含的任何知识产权的许可，或视为涵盖在此类第三方产品或服务或其中包含的任何知识产权的任何方式。

除适用协议中明确规定的定制产品外，产品仅为普通商业、工业、个人或家庭应用而设计、开发或制造。产品并非设计、意图或授权用作设计或用于操作武器、武器系统、核装置、原子能控制仪器、燃烧控制仪器、飞机或宇宙飞船仪器、运输仪器、交通信号系统中仪器、生命支持设备或系统、其他医疗设备或系统（包括复苏设备和外科植入物）、污染控制或有害物管理、由于设备或仪器的故障可能导致人身伤害、死亡、财产损失或环境破坏的其他用途。

转授 WB 产品的条款与本文档中规定的声明和/或技术特征不同的，将立即使 WB 对此处描述的 WB 产品或服务的任何保证失效，并且不得以任何方式产生或扩展 WB 的任何责任。

©2022 常州韦斯佰瑞电子科技有限公司保留所有权利。